

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 62213189  
PUBLICATION DATE : 19-09-87

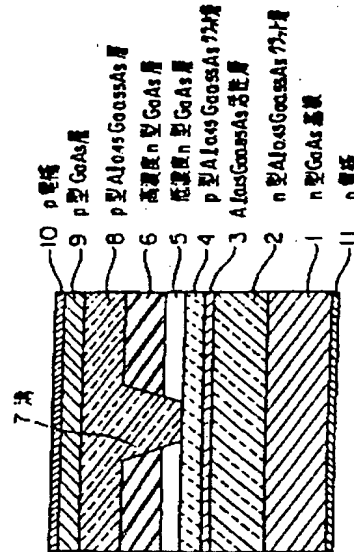
APPLICATION DATE : 14-03-86  
APPLICATION NUMBER : 61054904

APPLICANT : NEC CORP;

INVENTOR : NIDOU MASAOKI;

INT.CL. : H01S 3/18

TITLE : SEMICONDUCTOR LASER



ABSTRACT : PURPOSE: To improve the luminous efficiency of an active layer and lengthen life without damaging an internal current constriction effect by forming an n-type laser having low concentration of not more than half the concentration of a p-type clad layer between the p-type clad layer and a high-concentration n-type block layer.

CONSTITUTION: A semiconductor laser is constituted of an n-type GaAs substrate 1, an n-type  $\text{Al}_{0.45}\text{Ga}_{0.55}\text{As}$  clad layer 2, an  $\text{Al}_{0.15}\text{Ga}_{0.85}\text{As}$  active layer 3, a p-type  $\text{Al}_{0.45}\text{Ga}_{0.55}\text{As}$  clad layer 4, a low-concentration n-type GaAs layer 5, a high-concentration n-type GaAs block layer 6, a groove 7, a p-type  $\text{Al}_{0.45}\text{Ga}_{0.55}\text{As}$  layer 8, a p-type GaAs layer 9, a p electrode 10 and an n electrode 11. The p concentration of the p-type clad layer 4 is brought to  $4 \times 10^{17} \text{cm}^{-3}$  and layer thickness thereof to  $0.3 \mu\text{m}$ , then n concentration of the low-concentration n-type GaAs layer 5 to  $1 \times 10^{17} \text{cm}^{-3}$  and layer thickness thereof to  $0.2 \mu\text{m}$ , and the n concentration of the high-concentration n-type GaAs block layer 6 to  $5 \times 10^{18} \text{cm}^{-3}$  and layer thickness thereof to  $1 \mu\text{m}$  at that time. The n-type GaAs layers 5, 6 function as optical absorption layers for loss light guides and current block layers.

COPYRIGHT: (C)1987,JPO&Japio

**This Page Blank (uspto)**

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭62-213189

⑬ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 昭和62年(1987)9月19日

H 01 S 3/18

7377-5F

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 半導体レーザ

⑯ 特 願 昭61-54904

⑰ 出 願 昭61(1986)3月14日

⑱ 発 明 者 仁 道 正 明 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 岩佐 義幸

## 明 細 書

### 1. 発明の名称

半導体レーザ

### 2. 特許請求の範囲

(1) 活性層と、この活性層を挟むp型クラッド層およびn型クラッド層と、前記p型クラッド層に接してn型電流ブロック層とを有する半導体レーザにおいて、前記n型電流ブロック層と前記p型クラッド層の界面から前記n型電流ブロック層中に、前記p型クラッド層のp濃度の1/2以下の濃度をもつ低n濃度層を設け、かつこの低n濃度層の層厚が、前記p型クラッド層と前記低n濃度層とがなるダイオードにおける電圧を印加しない状態での空乏層厚以上であることを特徴とする半導体レーザ。

### 3. 発明の詳細な説明

(産業上の利用分野)

本発明は、コンパクトディスク、ビデオディスク等の光情報処理のための光源として重要性を増してきた半導体レーザ、特に、量産性、発光効率、

信頼性に優れた半導体レーザの構造に関するものである。

(従来の技術)

民生用半導体レーザでは量産性の良いことが重要であるため、通常、不純物拡散工程を必要とせず、全面電極であっても電流狭窄のできる構造として、レーザ結晶内部に電流ブロック層を設けた内部ストライプ型レーザが開発されている。

第2図は、その一例であるAlGaAs系半導体レーザを示す(例えば、アイ・イー・ディー・エム プロシーディングス pp292~295)。この半導体レーザは、n型GaAs基板12上にn型Al<sub>0.3</sub>Ga<sub>0.7</sub>Asクラッド層13、Al<sub>0.3</sub>Ga<sub>0.7</sub>As活性層14、p型Al<sub>0.3</sub>Ga<sub>0.7</sub>Asクラッド層15、n型GaAs電流ブロック層16、n型GaAs層16を貫通する溝17、p型Al<sub>0.3</sub>Ga<sub>0.7</sub>As層18、p型GaAs層19、p電極20、n電極21から構成されている。

電流ブロック層16はp型層15,18により囲まれているため、素子に電圧をかけても電流ブロック

層16とp型層15,18との間のp-n接合は変化せず、電流ブロック層16はホールに対して障壁となっている。このため活性層14に注入されるホールは溝17に狭窄される。さらに、レーザ光の横モード制御のために電流ブロック層16はレーザ光を吸収するようなバンドギャップをもっており、損失ガイドを形成している。電流ブロック層16に要求されるn濃度は、ホールに対して充分な障壁となることと、レーザ光が吸収されて電流ブロック層16内に少数キャリアであるホールが形成され、p型層15,18と電流ブロック層16により形成されるp-n-pサイリスタがブレイクダウンしないように、ホールの拡散長を短くすることとの2つの理由から、通常は $5 \times 10^{18} \text{cm}^{-3}$ 程度の高濃度とされている。また、p型A $\text{In}_{0.5}\text{Ga}_{0.5}\text{As}$ クラッド層15の層厚は、横モード制御のために活性層14の光がn型GaAs電流ブロック層16に充分しみ出す必要があり、通常は $0.3 \mu\text{m}$ 程度とされている。このとき、n型GaAsブロック層16とp型A $\text{In}_{0.5}\text{Ga}_{0.5}\text{As}$ クラッド層15の間に形成

されるダイオードにおいて、p型A $\text{In}_{0.5}\text{Ga}_{0.5}\text{As}$ 層15中の空乏層厚が充分薄くなるようにp型A $\text{In}_{0.5}\text{Ga}_{0.5}\text{As}$ クラッド層15のp濃度を高く設定しておかねばならない。

(発明が解決しようとする問題点)

p型ドーパントは熱拡散しやすいため、p型A $\text{In}_{0.5}\text{Ga}_{0.5}\text{As}$ クラッド層15以降の層形成のための結晶成長中に、p型A $\text{In}_{0.5}\text{Ga}_{0.5}\text{As}$ クラッド層15のp濃度は低下する。そこで、p濃度を $2 \times 10^{18} \text{cm}^{-3}$ 程度の高濃度に設定するが、同時に高い濃度のp型ドーパントは活性層14に拡散し、活性層の発光特性を悪化させる。これは高温動作時の信頼性悪化にもつながる。

本発明の目的は、活性層の発光特性が良好で信頼性に優れ、かつ内部電流狭窄が効果的な内部ストライプ型レーザを提供することにある。

(問題点を解決するための手段)

本発明は、活性層と、この活性層を挟むp型クラッド層およびn型クラッド層と、前記p型クラッド層に接してn型電流ブロック層とを有する半

導体レーザにおいて、前記n型電流ブロック層と前記p型クラッド層の界面から前記n型電流ブロック層中に、前記p型クラッド層のp濃度の1/2以下の濃度をもつ低n濃度層を設け、かつこの低n濃度層の層厚が、前記p型クラッド層と前記低n濃度層からなるダイオードにおける電圧を印加しない状態での空乏層厚以上であることを特徴としている。

(作用)

本発明によれば、p型クラッド層と高濃度n型ブロック層との間にp型クラッド層濃度の1/2以下の低濃度n型層を設けることにより、p型クラッド層濃度が低くても、p型クラッド層界面付近の空乏層を低濃度n型層側に拡がらせることにある。これによりp型クラッド層のp濃度を低く設定できる。

(実施例)

第1図は本発明の一実施例であるA $\text{In}_{0.5}\text{Ga}_{0.5}\text{As}$ 系半導体レーザを示す。

この半導体レーザは、n型GaAs基板1、n

型A $\text{In}_{0.5}\text{Ga}_{0.5}\text{As}$ クラッド層2、A $\text{In}_{0.5}\text{Ga}_{0.5}\text{As}$ 活性層3、p型A $\text{In}_{0.5}\text{Ga}_{0.5}\text{As}$ クラッド層4、低濃度n型GaAs層5、高濃度n型GaAsブロック層6、溝7、p型A $\text{In}_{0.5}\text{Ga}_{0.5}\text{As}$ 層8、p型GaAs層9、p電極10、n電極11から構成されている。ここでp型クラッド層4のp濃度は $4 \times 10^{17} \text{cm}^{-3}$ 、層厚は $0.3 \mu\text{m}$ 、低濃度n型GaAs層のn濃度は $1 \times 10^{17} \text{cm}^{-3}$ 、層厚は $0.2 \mu\text{m}$ 、高濃度n型GaAsブロック層のn濃度は $5 \times 10^{18} \text{cm}^{-3}$ 、層厚は $1 \mu\text{m}$ としておく。n型GaAs層5,6は損失光ガイドのための光吸収層として、および電流ブロック層として働く。

p型クラッド層4のp濃度は結晶成長中の熱拡散により1/2程度に減少するが、p型クラッド層4に接するn型GaAs層5のn濃度の方が低いいため、空乏層はn型GaAs層5中に主に拡がる。このためp型クラッド層4、n型GaAs層5,6、p型A $\text{In}_{0.5}\text{Ga}_{0.5}\text{As}$ 層8により形成されるp-n-pサイリスタの耐圧がそれほど下が

ることはなく、電流狭窄の効果は充分保たれる。

さらに活性層3に接するp型クラッド層4のp濃度を低く抑えることにより、結晶成長中の熱拡散によりp型ドーパントが活性層3に拡散し、活性層3の発光効率が低下するのを抑えることができる。また、高温動作時のp型ドーパント拡散による活性層3の劣化を抑え、長寿命の素子を得る効果も期待できる。

以上の実施例ではn型基板を用い、内部ストライプが活性層に対して基板と反対側にある内部ストライプレーザをとりあげたが、p型基板を用い、内部ストライプが活性層に対し基板側にある内部ストライプレーザにおいても同様に本発明を用いることができる。また、本発明がAlGaAs系のみならず他の材料系の半導体レーザに適用できることはいうまでもない。

#### (発明の効果)

以上に述べたように、本発明によれば、内部電流狭窄効果を損なうことなく、活性層の発光効率に優れ、長寿命の内部ストライプ型半導体レーザ

を得ることができる。

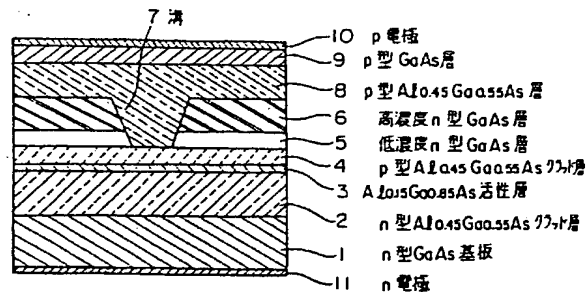
#### 4. 図面の簡単な説明

第1図は本発明の一実施例の半導体レーザの構造を示す断面図、

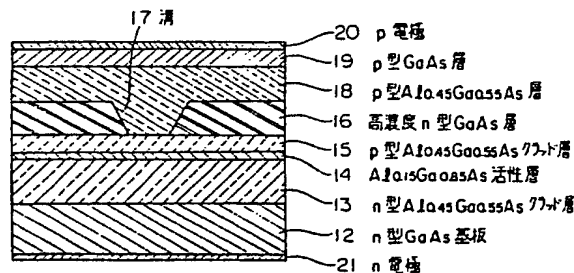
第2図は従来技術による半導体レーザの構造の一例を示す断面図である。

- 1,12…n型GaAs基板
- 2,13…n型Al<sub>0.45</sub>Ga<sub>0.55</sub>Asクラッド層
- 3,14…Al<sub>0.15</sub>Ga<sub>0.85</sub>As活性層
- 4,15…p型Al<sub>0.45</sub>Ga<sub>0.55</sub>Asクラッド層
- 5…低濃度n型GaAs層
- 6,16…高濃度n型GaAs層
- 8,18…p型Al<sub>0.45</sub>Ga<sub>0.55</sub>As層
- 9,19…p型GaAs層
- 10,20…p電極
- 11,21…n電極

代理人弁理士 岩 佐 義 幸



第1図



第2図

**This Page Blank (uspto)**